**THỰC HÀNH NHẬP MÔN MẠCH SỐ - LỚP PH002O22.2**

**BÀI THỰC HÀNH 4: MẠCH TỔ HỢP MỨC MSI**

|  |  |  |  |
| --- | --- | --- | --- |
| **Giảng viên hướng dẫn** | **Nguyễn Thành Nhân** | | **ĐIỂM** |
| **Sinh viên thực hiện 1** | **Nguyễn Ngọc Tâm** | **23521391** |  |
| **Sinh viên thực hiện 2** | **Ngô Văn Tài** | **23521375** |  |
| **Sinh viên thực hiện 3** |  |  |  |
| **Sinh viên thực hiện 4** |  |  |  |

1. **Mục tiêu**

* Làm quen một số mạch tổ hợp mức MSI thông dụng
* Ghép nối các mạch MSI có sẵn để thực hiện mạch số có chức năng mong muốn

1. **Nội dung**
2. **Thực hành trên lớp (làm theo nhóm)**

Câu 1: Hoàn thành các yêu cầu bên dưới:

* Vẽ sơ đồ mạch và đóng gói Bộ MUX4 4 bit từ các Bộ MUX2 1 bits trên Quartus:

|  |  |
| --- | --- |
| **Hình 1. Vẽ sơ đồ mạch MUX2-1** | **Hình 2. Đóng gói mạch MUX2-1** |

|  |
| --- |
| **Hình 3. Vẽ sơ đò mạch bộ MUX4 4 bit từ bộ MUXX2 1bit** |

|  |
| --- |
| **Hình 4. Đóng gói bộ MUX4 4bit từ bộ MUX2 1bit** |

* Vẽ sơ đồ mạch và đóng gói các Bộ so sánh 4 bit từ các Bộ so sánh 1 bit trên Quartus:

|  |  |
| --- | --- |
| Hình 5. Vẽ bộ so sánh bằng 1bit (EQ) | Hình 6. Đóng gói bộ so sánh bằng 1bit (EQ) |
| Hình 7. Vẽ bộ so sánh lớn hơn 1bit (GT) | Hình 8. Đóng gói bộ so sánh lớn hơn 1bit (GT) |
| Hình 9. Vẽ bộ so sánh bé hơn 1 bit (LT) | Hình 10. Đóng gói bộ so sánh bé hơn 1bit (LT) |

|  |  |
| --- | --- |
| Hình 11. Vẽ bộ so sánh bằng 4 bit (EQ) | Hình 12. Đóng gói bộ so sánh bằng 4 bit (EQ) |
| Hình 13. Vẽ bộ so sánh lớn hơn 4bit (GT) | Hình 14. Đóng gói bộ so sánh lớn hơn 4bit (GT) |
| Hình 15. Vẽ bộ so sánh bé hơn 4 bit (LT) | Hình 16. Đóng gói bộ so sánh bé hơn 4bit (LT) |

|  |
| --- |
| Hình 17. Đóng gói bộ so sánh 4 bit từ các bộ so sánh 1 bit |

Câu 2: Thiết kế Bộ cộng TOÀN PHẦN sau đó ghép nối các Bộ cộng này thành Bộ cộng 4 bit.

* Vẽ sơ đồ mạch chỉ sử dụng Bộ cộng TOÀN PHẦN trên Quartus (hiện thị lên LED 7 đoạn):

|  |  |
| --- | --- |
| Hình 18. Vẽ bộ cộng toàn phần (FA) | Hình 19. Đóng gói bộ cộng toàn phần (FA) |

|  |  |
| --- | --- |
| Hình 20. Vẽ bộ cộng 4 bit | Hình 21. Đóng gói bộ cộng 4 bit |

|  |  |
| --- | --- |
| * Để hiển thị được trên led 7 đoạn cần phải thiết kế 1 bộ mã hõa 4bit sang 5bit cho đầu vào và 1 bộ mã hóa 5bit sang 6bit cho đầu ra. | |
| Hình 22. Encoder4-5 input | Hình 23. Đóng gói Encoder4-5 input |
| Hình 24. Encoder 5-6 output | |

|  |
| --- |
| Hình 25. Đóng gói Encoder5-6 output |

|  |
| --- |
| Hình 26. Vẽ sơ đồ mạch chỉ sử dụng Bộ cộng TOÀN PHẦN (hiện thị lên LED 7 đoạn): |

* [Tùy chọn] Nạp thiết kế xuống DE2 KIT và điền kết quả thực nghiệm vào bảng sau:

|  |  |  |
| --- | --- | --- |
| Số hạng A (4 bits) | Số hạng B (4 bits) | Tổng số R (5 bits) |
| 0 | 0 | 0 |
| 0 | 15 | 15 |
| 15 | 0 | 15 |
| 15 | 15 | 30 |
| 5 | 10 | 15 |
| 10 | 5 | 15 |
| 3 | 4 | 7 |
| 7 | 14 | 21 |
| 13 | 11 | 24 |
| 6 | 12 | 18 |